

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 3月11日
Date of Application:

出願番号 特願2003-064807
Application Number:

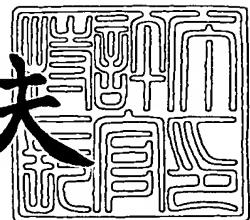
[ST. 10/C] : [JP2003-064807]

出願人 株式会社デンソー
Applicant(s):

2004年 1月26日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 DN2003-001

【提出日】 平成15年 3月11日

【あて先】 特許庁長官殿

【国際特許分類】 H02M 3/28

【発明者】

【住所又は居所】 山梨県甲府市横根町114-1

【氏名】 田村 義基

【特許出願人】

【識別番号】 000004260

【氏名又は名称】 株式会社 デンソー

【代理人】

【識別番号】 100083116

【弁理士】

【氏名又は名称】 松浦 憲三

【手数料の表示】

【予納台帳番号】 012678

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 絶縁型スイッチングDC/DCコンバータ

【特許請求の範囲】

【請求項1】 絶縁トランスの1次側に直流電圧源が接続されるとともに、該1次側に接続された第1のスイッチ素子及び第2のスイッチ素子を両者が同時にオン状態とならないように交互にオン／オフさせることにより電圧変換を行い、前記絶縁トランスの2次側整流回路を介して直流電圧の出力を得る絶縁型スイッチングDC/DCコンバータにおいて、

前記絶縁トランスは2次側がセンタータップ方式のトランスであり、入力チョークコイルと、前記絶縁トランスの1次コイルと、前記絶縁トランスの2次コイルと、出力チョークコイルと、が共通のコアに巻回され、かつ、これら各コイルの巻線により発生する直流磁束が互いに打ち消し合うように構成されており、

前記絶縁トランスの1次側には、前記直流電圧源の端子間に前記入力チョークコイルと前記第1のスイッチ素子との直列回路が接続され、前記第1のスイッチ素子の端子間に第1のコンデンサと前記1次コイルとの直列回路が接続されるとともに、前記第1のスイッチ素子の端子間に前記第2のスイッチ素子と第2のコンデンサとの直列回路が接続されて成る1次側回路が形成され、

前記絶縁トランスの2次側には、前記2次コイルのうちセンタータップで分けられた第1の2次コイルの部分に接続された第1の整流用素子と、第2の2次コイルの部分に接続された第2の整流用素子と、前記第1及び第2の整流用素子によって整流された電流が流れる前記出力チョークコイルと、前記出力チョークコイルに接続された出力平滑コンデンサと、を含む2次側回路が形成されていることを特徴とする絶縁型スイッチングDC/DCコンバータ。

【請求項2】 絶縁トランスの1次側に直流電圧源が接続されるとともに、該1次側に接続された第1のスイッチ素子及び第2のスイッチ素子を両者が同時にオン状態とならないように交互にオン／オフさせることにより電圧変換を行い、前記絶縁トランスの2次側整流回路を介して直流電圧の出力を得る絶縁型スイッチングDC/DCコンバータにおいて、

前記絶縁トランスは2次側がセンタータップ方式のトランスであり、入力チョ

ークコイルと、前記絶縁トランスの1次コイルと、前記絶縁トランスの2次コイルと、出力チョークコイルと、が共通のコアに巻回され、かつ、これら各コイル巻線により発生する直流磁束が互いに打ち消し合うように構成されており、

前記絶縁トランスの1次側には、前記直流電圧源の端子間に前記入力チョークコイルと前記第1のスイッチ素子との直列回路が接続され、前記第1のスイッチ素子の端子間に第1のコンデンサと前記1次コイルとの直列回路が接続されるとともに、前記直流電圧源の正極端子と前記入力チョークコイルの負極端子との間に第2のコンデンサと前記第2のスイッチ素子との直列回路が前記入力チョークコイルと並列に接続されて成る1次側回路が形成され、

前記絶縁トランスの2次側には、前記2次コイルのうちセンタータップで分けられた第1の2次コイルの部分に接続された第1の整流用素子と、第2の2次コイルの部分に接続された第2の整流用素子と、前記第1及び第2の整流用素子によって整流された電流が流れる前記出力チョークコイルと、前記出力チョークコイルに接続された出力平滑コンデンサと、を含む2次側回路が形成されていることを特徴とする絶縁型スイッチングDC/DCコンバータ。

【請求項3】 前記センタータップはグランドに接続され、前記出力チョークコイルは前記第1の整流用素子及び前記第2の整流用素子と接続されていることを特徴とする請求項1又は2記載の絶縁型スイッチングDC/DCコンバータ。

【請求項4】 前記出力チョークコイルは、前記センタータップに接続されていることを特徴とする請求項1又は2記載の絶縁型スイッチングDC/DCコンバータ。

【請求項5】 絶縁トランスの1次側に直流電圧源が接続されるとともに、該1次側に接続された第1のスイッチ素子及び第2のスイッチ素子を両者が同時にオン状態とならないように交互にオン/オフさせることにより電圧変換を行い、前記絶縁トランスの2次側整流回路を介して直流電圧の出力を得る絶縁型スイッチングDC/DCコンバータにおいて、

前記絶縁トランスは2次側に第1の2次コイルと第2の2次コイルとを有する複合トランスであり、入力チョークコイルと、前記絶縁トランスの1次コイルと

、前記第1の2次コイルと、前記第2の2次コイルと、出力チョークコイルと、が共通のコアに巻回され、かつ、これら各コイル巻線により発生する直流磁束が互いに打ち消し合うように構成されており、

前記絶縁トランスの1次側には、前記直流電圧源の端子間に前記入力チョークコイルと前記第1のスイッチ素子との直列回路が接続され、前記第1のスイッチ素子の端子間に第1のコンデンサと前記1次コイルとの直列回路が接続されるとともに、前記第1のスイッチ素子の端子間に前記第2のスイッチ素子と第2のコンデンサとの直列回路が接続されて成る1次側回路が形成され、

前記絶縁トランスの2次側には、前記第1の2次コイルに接続された第1の整流用素子と、前記第2の2次コイルに接続された第2の整流用素子と、前記第1及び第2の整流用素子によって整流された電流が流れる前記出力チョークコイルと、前記出力チョークコイルに接続された出力平滑コンデンサと、を含む二次側回路が形成されていることを特徴とする絶縁型スイッチングDC/DCコンバータ。

【請求項6】 絶縁トランスの1次側に直流電圧源が接続されるとともに、該1次側に接続された第1のスイッチ素子及び第2のスイッチ素子を両者が同時にオン状態とならないように交互にオン/オフさせることにより電圧変換を行い、前記絶縁トランスの2次側整流回路を介して直流電圧の出力を得る絶縁型スイッチングDC/DCコンバータにおいて、

前記絶縁トランスは2次側に第1の2次コイルと、第2の2次コイルとを有する複合トランスであり、入力チョークコイルと、前記絶縁トランスの1次コイルと、前記第1の2次コイルと、前記第2の2次コイルと、出力チョークコイルと、が共通のコアに巻回され、かつ、これら各コイルの巻線により発生する直流磁束が互いに打ち消し合うように構成されており、

前記絶縁トランスの1次側には、前記直流電圧源の端子間に前記入力チョークコイルと前記第1のスイッチ素子との直列回路が接続され、前記第1のスイッチ素子の端子間に第1のコンデンサと前記1次コイルとの直列回路が接続されるとともに、前記直流電圧源の正極端子と前記入力チョークコイルの負極端子との間に第2のコンデンサと前記第2のスイッチ素子との直列回路が前記入力チョーク

コイルと並列に接続されて成る1次側回路が形成され、

前記絶縁トランスの2次側には、前記第1の2次コイルに接続された第1の整流用素子と、前記第2の2次コイルに接続された第2の整流用素子と、前記第1及び第2の整流用素子によって整流された電流が流れる前記出力チョークコイルと、前記出力チョークコイルに接続された出力平滑コンデンサと、を含む二次側回路が形成されていることを特徴とする絶縁型スイッチングDC/DCコンバータ。

【請求項7】 前記入力チョークコイルと前記絶縁トランスの1次コイルの巻数はともに $2N$ (N は自然数) であり、前記絶縁トランスの前記第1の2次コイル及び前記第2の2次コイルの巻数及び前記出力チョークコイルの巻数はどれも n (n は自然数) であることを特徴とする請求項1乃至6の何れか1項に記載の絶縁型スイッチングDC/DCコンバータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明はスイッチング電源装置に係り、特に絶縁型スイッチングDC/DCコンバータの高効率化及び小型化を実現する技術に関する。

【0002】

【従来の技術】

従来、昇圧回路とハーフブリッジ回路とを一体化したブーストハーフブリッジ(BHB)方式のスイッチング電源回路が提案されている(特許文献1, 非特許文献1, 非特許文献2、非特許文献3参照)。非特許文献2で提案されている回路構成図を図29に示す。なお、図29中、Eは入力電圧源、L1は入力チョークコイル、L2は出力チョークコイル、Coは出力平滑コンデンサ、Roは負荷抵抗、Voは出力直流電圧である。

【0003】

同図に示したBHB方式の回路によれば、入力電圧源Eが入力チョークコイルL1を介してハーフブリッジ構成の2つのスイッチ素子(FET1, FET2)の中点に接続し、トランスTの2次巻線電流は2つの同期整流MOS(FET3, FET4)によ

って全波整流される。また、2つのスイッチ素子（FET1、FET2）は相補的に制御される構成となっている。

【0004】

非特許文献3によれば、上記BHB方式において昇圧チョークをトランスの1次巻線に取り込む構成が提案されている。

【0005】

【特許文献1】

特開平11-262263号公報

【0006】

【非特許文献1】

渡辺晴夫、外2名、「BHB(Boost Half Bridge)方式電源」、信学技報、社団法人電子情報通信学会、EE98-17(1998-07)、p28-34

【0007】

【非特許文献2】

渡辺晴夫、「Boost Half Bridge方式による高効率オンボード電源」、2000スイッチング電源システムシンポジウム、社団法人日本能率協会、B2-2

【0008】

【非特許文献3】

松田善秋、「低電圧出力高効率DC/DCコンバータ」、2001スイッチング電源システムシンポジウム、社団法人日本能率協会、A2-3

【0009】

【発明が解決しようとする課題】

しかしながら、従来提案されている回路構成においては、出力のリップル電圧及びリップル電流は小さくなるが、磁気部品（入力チョークコイル、出力チョークコイル、トランス）のコアのトータル直流偏磁量が非常に大きくなり、コアの体積が大きく、かつ装置全体の効率が悪いという欠点がある。

【0010】

本発明はこのような事情に鑑みてなされたもので、磁気部品のコア体積の低減

及びコア損失の低減を図り、装置全体の効率向上を実現し得るスイッチングDC／DCコンバータを提供することを目的とする。

【0011】

【課題を解決するための手段】

前記目的を達成するために本発明は、絶縁トランスの1次側に直流電圧源が接続されるとともに、該1次側に接続された第1のスイッチ素子及び第2のスイッチ素子を両者が同時にオン状態とならないように交互にオン／オフさせることにより電圧変換を行い、前記絶縁トランスの2次側整流回路を介して直流電圧の出力を得る絶縁型スイッチングDC／DCコンバータにおいて、前記絶縁トランスは2次側がセンタータップ方式のトランスであり、入力チョークコイルと、前記絶縁トランスの1次コイルと、前記絶縁トランスの2次コイルと、出力チョークコイルと、が共通のコアに巻回され、かつ、これら各コイルの巻線により発生する直流磁束が互いに打ち消し合うように構成されており、前記絶縁トランスの1次側には、前記直流電圧源の端子間に前記入力チョークコイルと前記第1のスイッチ素子との直列回路が接続され、前記第1のスイッチ素子の端子間に第1のコンデンサと前記1次コイルとの直列回路が接続されるとともに、前記第1のスイッチ素子の端子間に前記第2のスイッチ素子と第2のコンデンサとの直列回路が接続されて成る1次側回路が形成され、前記絶縁トランスの2次側には、前記2次コイルのうちセンタータップで分けられた第1の2次コイルの部分に接続された第1の整流用素子と、第2の2次コイルの部分に接続された第2の整流用素子と、前記第1及び第2の整流用素子によって整流された電流が流れる前記出力チョークコイルと、前記出力チョークコイルに接続された出力平滑コンデンサと、を含む2次側回路が形成されていることを特徴とする。

【0012】

本発明によれば、2次側がセンタータップ方式の絶縁トランスを用いるDC／DCコンバータにおいて、入力チョークコイル及び出力チョークコイルを該絶縁トランスと一体化し、同一のコア（磁心）にトランスの1次コイル、2次コイル及び入・出力チョークコイルを巻回し、かつ、それぞれのコイルが作る直流磁束を打ち消すように巻数と巻き方向を設計することで、コアの直流偏磁量を非常に

小さくしている。これにより、従来と比較してコアの体積を大幅に小型化でき、かつコア損失を低減できるため、高効率の装置を実現できる。

【0013】

本発明の他の態様として、前記1次側回路における第2のコンデンサと前記第2のスイッチ素子との直列回路の接続場所を変更し、前記直流電圧源の正極端子と前記入力チョークコイルの負極端子との間に第2のコンデンサと前記第2のスイッチ素子との直列回路を前記入力チョークコイルと並列に接続した構成の1次側回路とする態様もある。

【0014】

また、2次側回路において、前記センタータップはグランドに接続され、前記出力チョークコイルは前記第1の整流用素子及び前記第2の整流用素子と接続されていることを特徴とする態様や前記出力チョークコイルを前記センタータップに接続する態様などがある。

【0015】

更に、上記したセンタータップ方式の絶縁トランスに代えて、2次側に第1の2次コイルと第2の2次コイルとを有する複合トランスを用いる態様も可能である。

【0016】

この場合、入力チョークコイルと、前記絶縁トランスの1次コイルと、前記第1の2次コイルと、前記第2の2次コイルと、出力チョークコイルと、が共通のコアに巻回され、かつ、これら各コイル巻線により発生する直流磁束が互いに打ち消し合うように構成されており、前記絶縁トランスの1次側には、前記直流電圧源の端子間に前記入力チョークコイルと前記第1のスイッチ素子との直列回路が接続され、前記第1のスイッチ素子の端子間に第1のコンデンサと前記1次コイルとの直列回路が接続されるとともに、前記第1のスイッチ素子の端子間に前記第2のスイッチ素子と第2のコンデンサとの直列回路が接続されて成る1次側回路が形成され、前記絶縁トランスの2次側には、前記第1の2次コイルに接続された第1の整流用素子と、前記第2の2次コイルに接続された第2の整流用素子と、前記第1及び第2の整流用素子によって整流された電流が流れる前記出力

チョークコイルと、前記出力チョークコイルに接続された出力平滑コンデンサと、を含む2次側回路が形成されていることを特徴とする。

【0017】

上記複合トランスを利用した構成の前記1次側回路における第2のコンデンサと前記第2のスイッチ素子との直列回路の接続場所を変更し、前記直流電圧源の正極端子と前記入力チョークコイルの負極端子との間に第2のコンデンサと前記第2のスイッチ素子との直列回路を前記入力チョークコイルと並列に接続した構成の1次側回路とする態様もある。

【0018】

【発明の実施の形態】

以下添付図面に従って本発明の好ましい実施の形態について詳説する。

【0019】

図1は本発明の実施形態に係るDC/DCコンバータ（昇圧アクティブクランプハーフブリッジ・コンバータ）の回路図である。図1において、Viは入力電源であり、Lr1はリーケージインダクタンス、L1は入力チョークコイル（巻数2N, Nは自然数）、Q1とQ1'はFETを用いたスイッチ素子、C1は直流成分除去用コンデンサ、C2はクランプコンデンサ、Lr2はリーケージインダクタンス、Trは2次側がセンタータップ方式の絶縁トランス（1次コイルの巻数2N, 2次コイルの巻数nとn, nは自然数）、Q2とQ2'は同期整流素子として機能するスイッチ素子、Lr3はリーケージインダクタンス或いは外部挿入インダクタンスとリーケージインダクタンスとの和、L3は出力チョークコイル（巻数n）、Coは出力平滑コンデンサ、Voは出力直流電圧を示している。なお、本例ではスイッチ素子Q1, Q1', Q2, Q2'としてMOSFETを用いているが、本発明の実施に際しては他の半導体素子を使用してもよい。

【0020】

入・出力チョークコイルL1, L3はトランスTrと一体化されており、共通のコア（例えば、E I形コア）に入・出力チョークコイルL1, L3とトランスTrの1次コイル、2次コイルが巻かれ、それぞれのコイルの巻線が作る直流磁束を打ち消し合うように構成されている。

【0021】

図2にE I形コアを使用した例を示す。同図に示すようにE I形コア20は、E形コア21とI形コア22とが組み合わされた構造を有している。E形コア21の3本の磁脚21A、21B、21CとI形コア22との接続面にはギャップ23が設けられている。

【0022】

E形コア21の一方の外磁脚21Aには、図2のように入力チョークコイルL1、トランスTrの1次コイル(2N)及び2次コイル(n, n)が巻装され、中央磁脚21Bには巻数nの出力チョークコイルL3が巻装されている。図2上で右側の外磁脚21Cは漏れ磁束が流入する磁気漏洩足である。

【0023】

外磁脚21A及び中央磁脚21Bに巻かれた各コイルの巻線の方向は図中のドット(・)で表したように、それぞれの巻線に電流が流れた際に各コイルで発生する起磁力が打ち消し合うようになっている。このように、複数の巻線を組み合わせて直流磁束を相殺する構成とすることで、コアの直流偏磁量を非常に小さくすることができる。コア内部に発生する直流磁束を実質的に零とすることも可能であり、ギャップ23のないコアを用いることも可能である。

【0024】

こうして、コア全体の体積を大幅に小型化することが可能となり、コア損失の低減及び装置全体の効率向上を達成できる。なお、本発明の実施に際してコアの形状はE I形コアに限定されず、E E形コアその他の他の形状から成るコアを用いることが可能である。

【0025】

次に、図1に示した回路の動作を説明する。

【0026】

図3は図1に示した回路の各部の動作波形である。なお、図3においてモード1とモード6以外の期間は実際よりも長く表している。

【0027】

図3においてVGS(Q1)とVGS(Q1')はそれぞれスイッチ素子Q1とQ1'のゲー

ト電圧である。これら二つのスイッチ素子Q1, Q1'はデッドタイムTd1, Td2の期間を除いて一方がオンの間に他方はオフするように、不図示の制御回路によって交互にオン／オフ制御される。スイッチ素子Q1, Q1'の動作周期Tsに対するオン期間の比率（オンデューティ比D）を変化させることで出力直流電圧Voを制御できる。すなわち、出力直流電圧Voは次式の関係を満たす。

【0028】

$$【数1】 \quad V_o = (n/N) \times D \times V_i$$

図3のVDS(Q1)は、スイッチ素子Q1のドレイン・ソース間電圧の波形である。ID(Q1)は、スイッチ素子Q1とボディーダイオードD1と出力接合容量C11とを流れる電流の和である。ID(Q1')は、スイッチ素子Q1'とボディーダイオードD1'と出力接合容量C12とを流れる電流の和である。またID(Q2)は、スイッチ素子Q2とボディーダイオードD2とを流れる電流の和である。ID(Q2')はスイッチ素子Q2'とボディーダイオードD2'とを流れる電流の和である。

【0029】

本例のDC/DCコンバータ回路は、モード1～9の9つの動作状態に分けることができる。各モードに対応する等価回路を参照しながらその動作を概説する。図4乃至図12はモード1からモード9の各モードの等価回路である。

【0030】

〔1〕モード1； $t_0 \leq t \leq t_1$

モード1の期間は、図4に示したように、スイッチ素子Q1とQ2がオンしており、スイッチ素子Q1には入力電圧源Viから入力チョークコイルL1を介して流れる電流と、トランスTrの1次電流とが流れている。なお、図4中RLは負荷抵抗、LmはトランスTrの励磁インダクタンスを示す。

【0031】

〔2〕モード2； $t_1 \leq t \leq t_2$

$t = t_1$ にてスイッチ素子Q1がオフしてから、図5に示すように、入力チョークコイルL1の電流とトランスTrの1次電流によってスイッチ素子Q1の出力接合容量C11の充電と、スイッチ素子Q1'の出力接合容量C12の放電がなされる。これに伴い、スイッチ素子Q1のドレイン・ソース間電圧が徐々に増加し、

同時にスイッチ素子Q1'のドレイン・ソース間電圧が徐々に減少し、トランスTrの各巻線電圧が低下していく。ちなみに、スイッチ素子Q2のゲート信号は、通常このモード2にてオフしてやる。

【0032】

〔3〕モード3； $t_2 \leq t \leq t_3$

$t = t_2$ にて、トランスTrの各巻線電圧が零になると、図6に示すように、スイッチ素子Q2'のボディーダイオードD2'がオンし、トランスTrの巻線は短絡状態となる。出力チョークコイルL3の電流は、はじめのうちはスイッチ素子Q2のボディーダイオードD2を流れるが、それが徐々にスイッチ素子Q2'側のボディーダイオードD2'に転流していく。

【0033】

〔4〕モード4； $t_3 \leq t \leq t_4$

モード4の期間は、 $t = t_3$ にて図7のようすにスイッチ素子Q1'のボディーダイオードD1'が順バイアスされてオンしてから、 $t = t_4$ でボディーダイオードD2を流れる電流が零になるまでの期間である。

【0034】

〔5〕モード5； $t_4 \leq t \leq t_5$

モード5の期間は、 $t = t_4$ にて図8のようすに、ボディーダイオードD2がオフしてから $t = t_5$ にてスイッチ素子Q1'のゲート信号をオンさせるまでの期間である。このモード5にてスイッチ素子Q2'のゲートにオン信号が与えられ、スイッチ素子Q2'がオンする。また、 $t = t_4$ にて、トランスTrの巻線は短絡状態から解放され、巻線電圧が発生する。

【0035】

〔6〕モード6； $t_5 \leq t \leq t_6$

モード6の期間は、 $t = t_5$ にて図9のようすに、スイッチ素子Q1'のゲート信号をオンさせてから、 $t = t_6$ にてスイッチ素子Q1'がオフするまでの期間である。この間スイッチ素子Q1'の電流の向きは負（図9の点線矢印の方向）から正（図9の実線矢印の方向）に変化する。

【0036】

〔7〕モード7； $t_6 \leq t \leq t_7$

モード7の期間は、 $t = t_6$ にて図10のようにスイッチ素子Q1'がオフしてからスイッチ素子Q1のドレイン・ソース間電圧が徐々に低下し、トランスTrの各巻線電圧が低下し、 $t = t_7$ にて零になるまでの期間である。通常、このモード7にてスイッチ素子Q2'のゲート信号はオフしてやる。

【0037】

〔8〕モード8； $t_7 \leq t \leq t_8$

$t = t_7$ にてトランスTrの各巻線電圧が零になると、図11のように、スイッチ素子Q2のボディーダイオードD2がオンし、トランスTrの各巻線は短絡状態となる。出力チョークコイルL3の電流は、はじめはボディーダイオードD2'を流れていたが、それが徐々にボディーダイオードD2に転流していく。また、この期間にスイッチ素子Q1のドレイン・ソース間電圧は更に下降を続ける。

【0038】

〔9〕モード9； $t_8 \leq t \leq t_9$

モード9は、 $t = t_8$ にてスイッチ素子Q1のボディーダイオードD1が順バイアスされてONしてから、 $t = t_9$ にてスイッチ素子Q2'のボディーダイオードD2'がオフするまでの期間である（図12参照）。また、 $t = t_9$ にてトランスTrの巻線は短絡状態から解放され、巻線電圧が発生する。この間、スイッチ素子Q1の電流の向きは負（図12の点線矢印の方向）から正（図12の実線矢印の方向）に変化する。このモード9終了後にモード1に戻る。

【0039】

上記した本発明の実施形態に係るスイッチングDC/DCコンバータによれば、入力チョークコイルL1、出力チョークコイルL3及びトランスTrを一体化し、各巻線が作る磁束を打ち消すようにしてコアの直流偏磁量を非常に小さくしたことによって、従来の回路構成と比較してコアを大幅に小型化でき、かつコアロスを大幅に低減することができる。これにより、装置全体の効率を飛躍的に向上させることが可能である。

【0040】

本発明の適用範囲は図1に示した回路構成に限定されず、各種の変形が可能で

ある。図13乃至図28に回路の変形例を示す。各回路について図1の回路との主な相違点を指摘し、回路動作の説明は省略する。

【0041】

図13に示した回路は、コンデンサC2とスイッチ素子Q1'との直列回路の接続場所が図1の回路と相違する。その他の構成は図1の回路と同様である。

【0042】

図14に示した回路は、コンデンサC1の接続場所が図1の回路と相違する。

【0043】

図15に示した回路は、コンデンサC2とスイッチ素子Q1'との直列回路の接続場所と、コンデンサC1の接続場所が図1の回路と相違する。

【0044】

図16に示した回路は、コンデンサC2とスイッチ素子Q1'の接続関係が入れ替わっている点で図1の回路と相違する。

【0045】

図17に示した回路は、図16から更にコンデンサC1の接続場所が変更されている。

【0046】

図18に示した回路は、トランスTrの1次側回路の構成は図1と同様であり、2次側回路についてトランスTrのセンタータップに出力チョークコイルL3が接続された構成になっている。

【0047】

図19に示した回路は、トランスTrの1次側回路については図13と同様の構成を採用し、2次側回路については図18と同様の構成を採用したものである。

【0048】

図20に示した回路は、トランスTrの1次側回路については図14と同様の構成を採用し、2次側回路については図18と同様の構成を採用したものである。

【0049】

図21に示した回路は、トランスTrの1次側回路については図15と同様の構成を採用し、2次側回路については図18と同様の構成を採用したものである。

。

【0050】

図22に示した回路は、トランスTrの1次側回路については図16と同様の構成を採用し、2次側回路については図18と同様の構成を採用したものである。

。

【0051】

図23に示した回路は、トランスTrの1次側回路については図17と同様の構成を採用し、2次側回路については図18と同様の構成を採用したものである。

。

【0052】

また、トランスTrの2次側回路として、図24乃至図26に示した構成とする態様も可能である。図24及び図25においてそれぞれ省略されているトランスの1次側回路には、図1並びに図13乃至図17の何れか1つの図面に示した回路構成を用いることができる。

【0053】

図24及び図25の例では、2次側がセンタータップ方式のトランスTrに代えて、2次側に巻数nの第1の2次コイルと、巻数nの第2の2次コイルとが別々に巻装された複合トランスが用いられている。

【0054】

また、図26において省略されているトランスTrの1次側回路には、図18乃至図23の何れか1つの図面に示した回路構成を用いることができる。

【0055】

図25及び図26の回路例では、スイッチ素子Q2とQ2'はそれぞれ他方の素子のドレイン・ソース間電圧によってゲート端子が駆動されるようになっている。

。

【0056】

図27及び図28にはトランスTrの1次側回路に関する他の変形例が示され

ている。図27及び図28においてトランスTrの2次側回路は図示しないが、これらの図面で省略されている2次側回路には、図1、図18、図24乃至図26等で例示した何れかの回路構成を用いることができる。

【0057】

図27に示した回路は、図20の1次側回路からコンデンサC1の接続場所が変更されている。すなわち、図27では、スイッチ素子Q1の端子間にトランスTrの1次コイルとコンデンサC1との直列回路が接続されるとともに、該スイッチ素子の端子間においてスイッチ素子Q1'、コンデンサC2とコンデンサC1との直列回路とコンデンサC1とが直列に接続された構成になっている。

【0058】

図28に示した回路は、図23の1次側回路と比較してコンデンサC1の接続場所が変更されている点で相違する。

【0059】

本発明は、電気自動車やハイブリッド自動車などの車両用の場合などの広範囲・高入力電圧大容量低出力電圧（一例として、入力電圧DC200～400V、出力15V）の場合に特に有益である。もちろん、本発明の適用範囲はこれに限定されるものではなく、様々な用途や仕様の電源について本発明を適用できる。

【0060】

【発明の効果】

以上説明したように本発明によれば、トランスの2次側に複数のコイルを設けたセンタータップ方式又は複合トランスを利用した絶縁型スイッチングDC/DCコンバータにおいて、入力チョークコイル及び出力チョークコイルを該絶縁トランルと一体化し、同一のコアにトランスの1次コイル、2次コイル及び入・出力チョークコイルを巻回し、かつ、それぞれのコイルが作る直流磁束を打ち消すようにしてコアの直流偏磁量を非常に小さくしたので、従来と比較してコアの体積を大幅に小型化できるとともに、コア損失の低減を図ることができ、装置の高効率化を達成できる。

【図面の簡単な説明】

【図1】

本発明の第1の実施形態に係るDC/DCコンバータの回路図

【図2】

E I形コアを利用した例を示す図

【図3】

図1に示した回路の各部の動作波形を示す図

【図4】

本例のDC/DCコンバータにおけるモード1の動作を示す等価回路図

【図5】

本例のDC/DCコンバータにおけるモード2の動作を示す等価回路図

【図6】

本例のDC/DCコンバータにおけるモード3の動作を示す等価回路図

【図7】

本例のDC/DCコンバータにおけるモード4の動作を示す等価回路図

【図8】

本例のDC/DCコンバータにおけるモード5の動作を示す等価回路図

【図9】

本例のDC/DCコンバータにおけるモード6の動作を示す等価回路図

【図10】

本例のDC/DCコンバータにおけるモード7の動作を示す等価回路図

【図11】

本例のDC/DCコンバータにおけるモード8の動作を示す等価回路図

【図12】

本例のDC/DCコンバータにおけるモード9の動作を示す等価回路図

【図13】

本発明の第2の実施形態を示す回路図

【図14】

本発明の第3の実施形態を示す回路図

【図15】

本発明の第4の実施形態を示す回路図

【図 16】

本発明の第 5 の実施形態を示す回路図

【図 17】

本発明の第 6 の実施形態を示す回路図

【図 18】

本発明の第 7 の実施形態を示す回路図

【図 19】

本発明の第 8 の実施形態を示す回路図

【図 20】

本発明の第 9 の実施形態を示す回路図

【図 21】

本発明の第 10 の実施形態を示す回路図

【図 22】

本発明の第 11 の実施形態を示す回路図

【図 23】

本発明の第 12 の実施形態を示す回路図

【図 24】

本発明の第 13 の実施形態を示す回路図

【図 25】

本発明の第 14 の実施形態を示す回路図

【図 26】

本発明の第 15 の実施形態を示す回路図

【図 27】

本発明の第 16 の実施形態を示す回路図

【図 28】

本発明の第 17 の実施形態を示す回路図

【図 29】

従来の BHB 方式 DC/DC コンバータの回路図

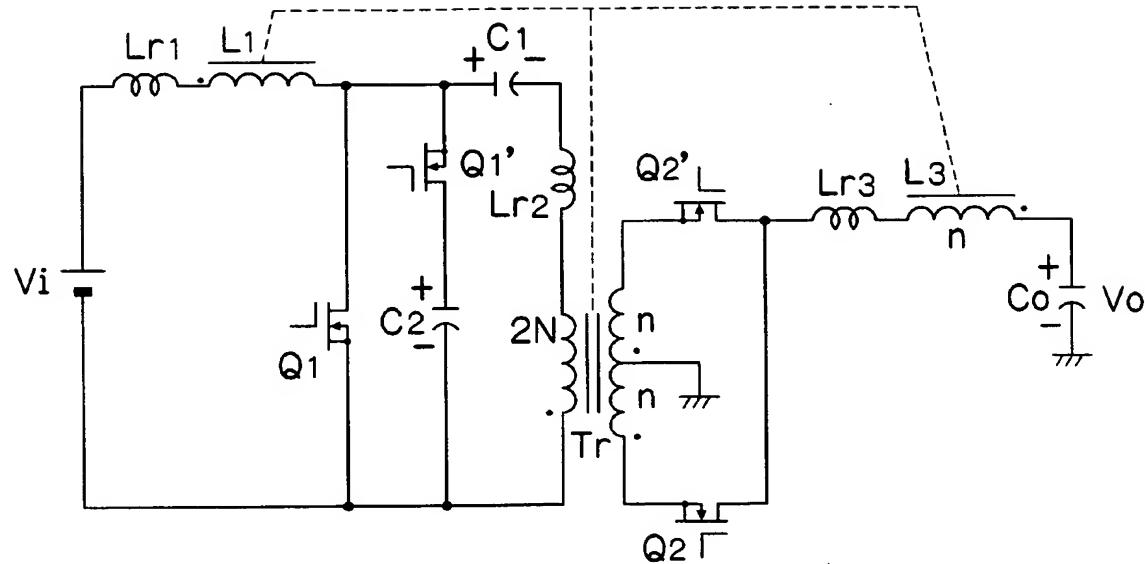
【符号の説明】

Vi …入力電源、 L1 …入力チョークコイル、 Q1, Q1' …スイッチ素子、 C1
…直流成分除去用コンデンサ、 C2 …クランプコンデンサ、 Tr …トランス、 Q
2, Q2' …スイッチ素子、 L3 …出力チョークコイル、 Co …出力平滑コンデンサ
、 20 …E I 形コア

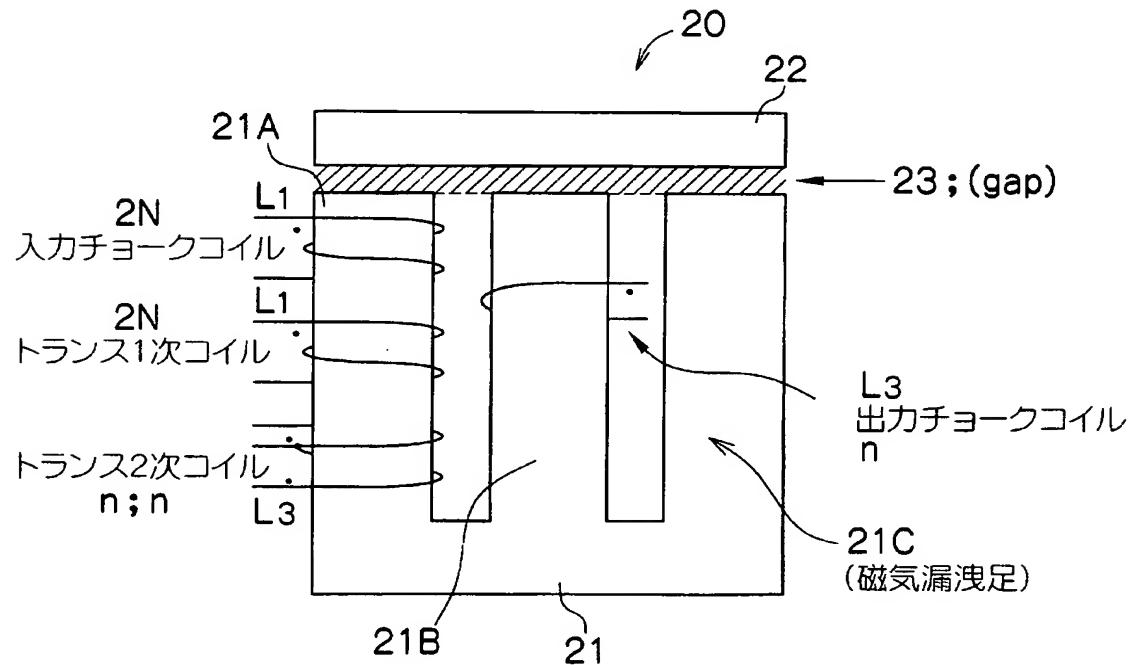
【書類名】

図面

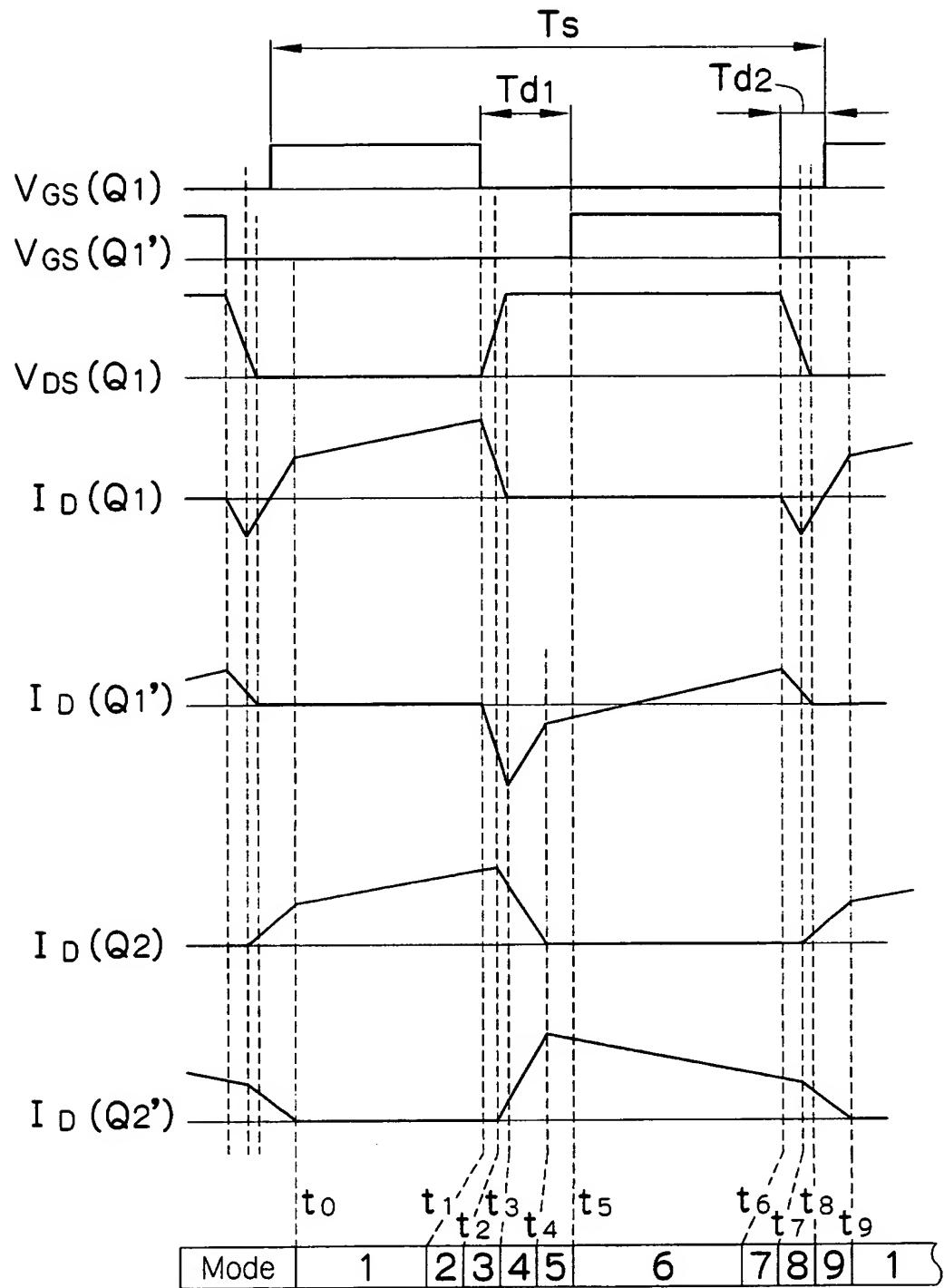
【図 1】



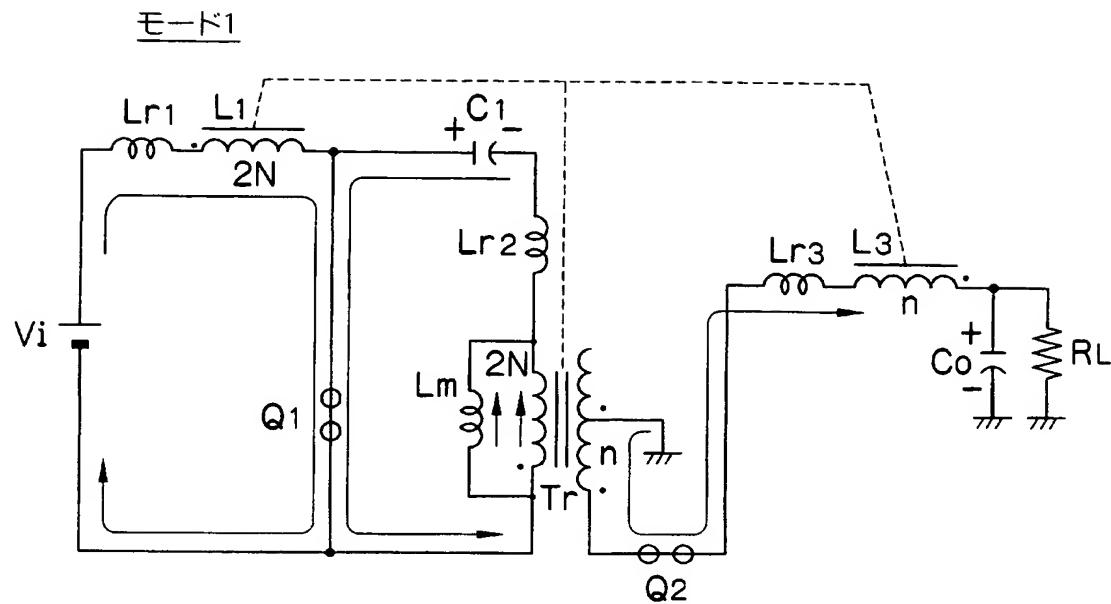
【図 2】



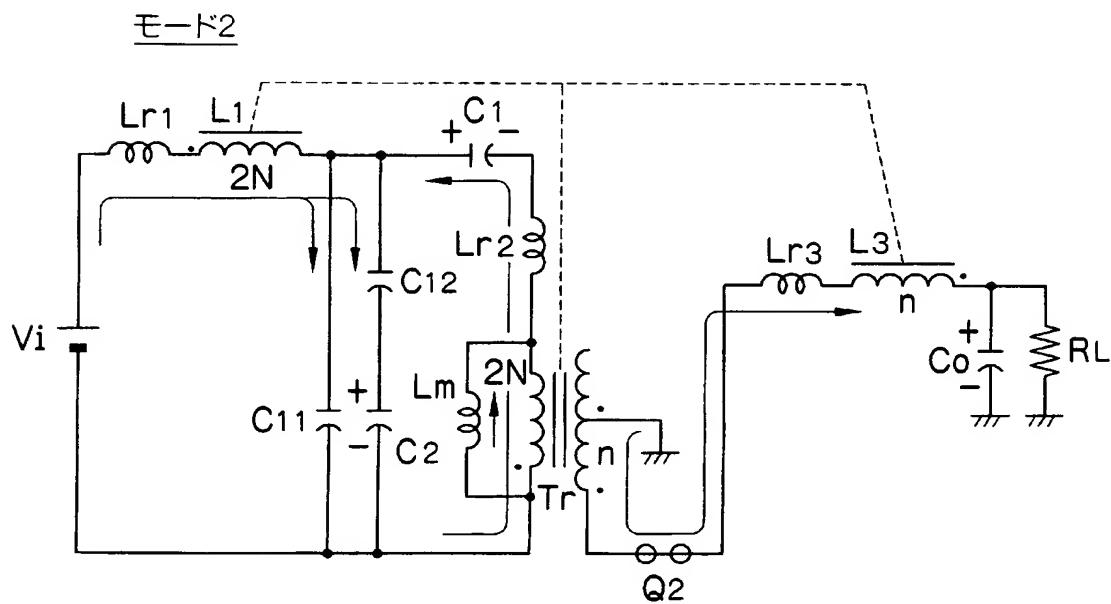
【図3】



【図4】

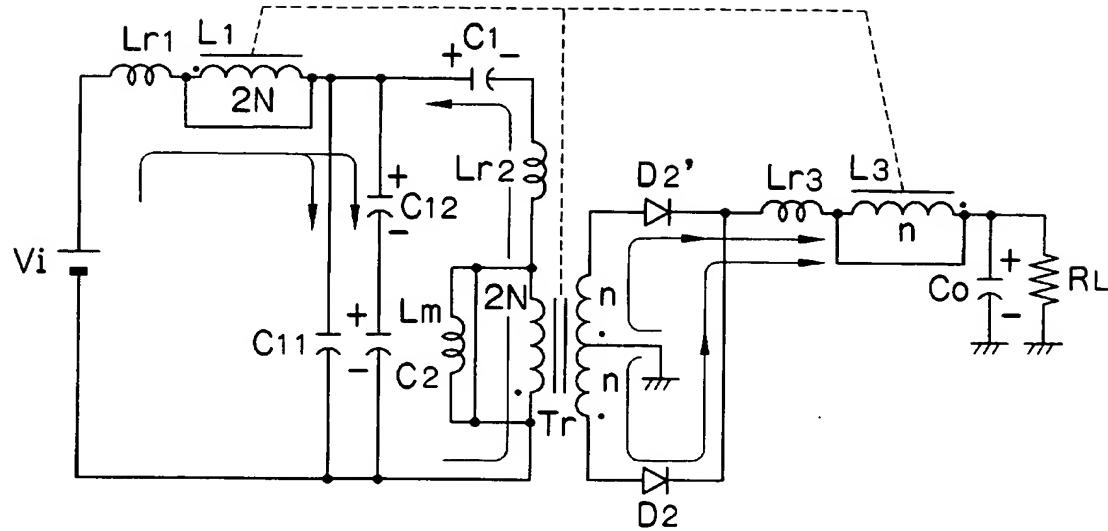


【図5】



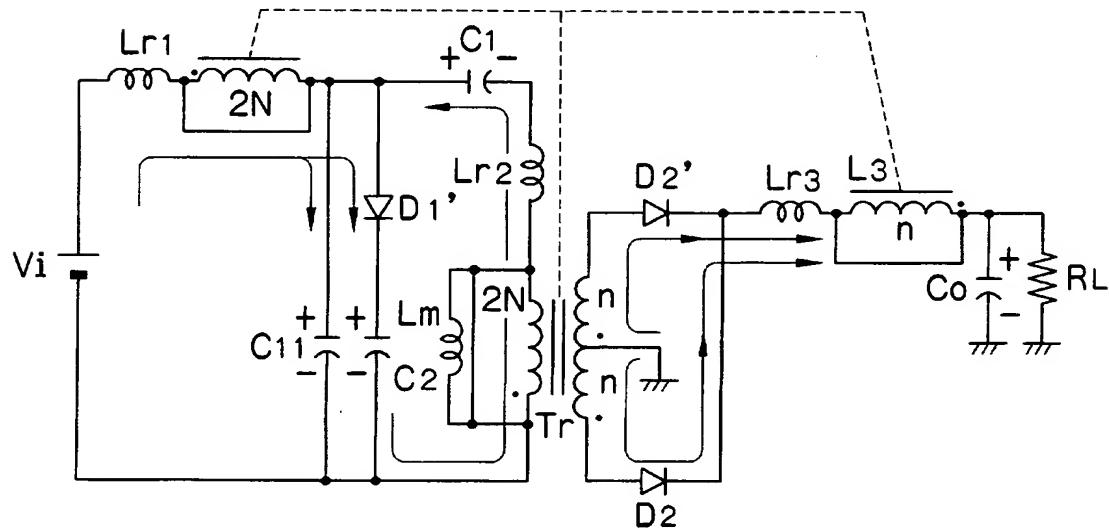
【図 6】

モード3



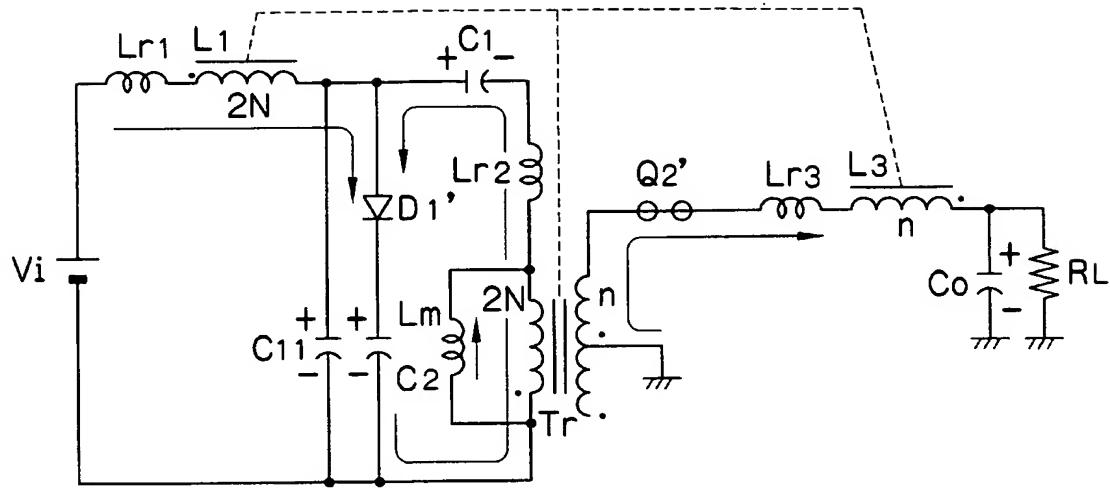
【図 7】

モード4



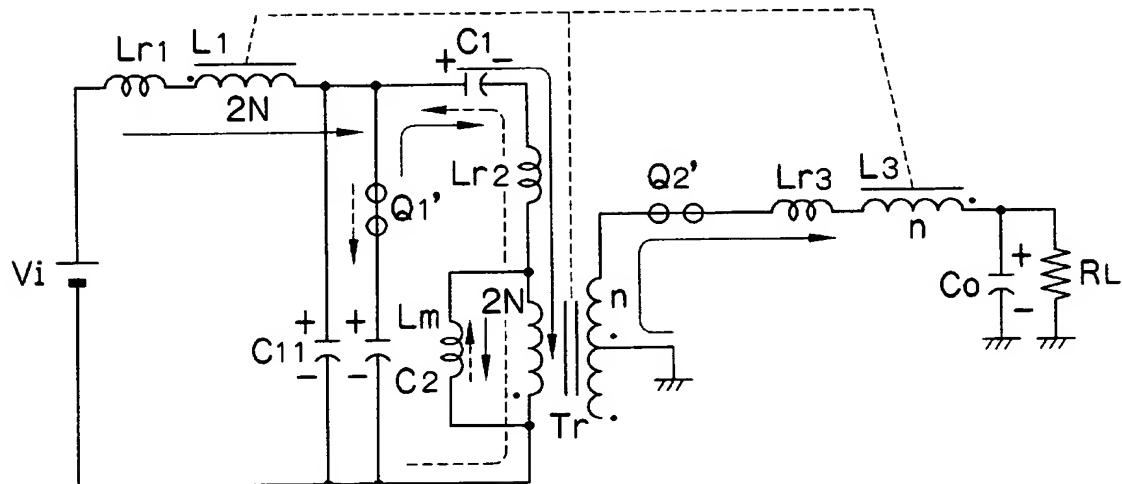
【図8】

モード5



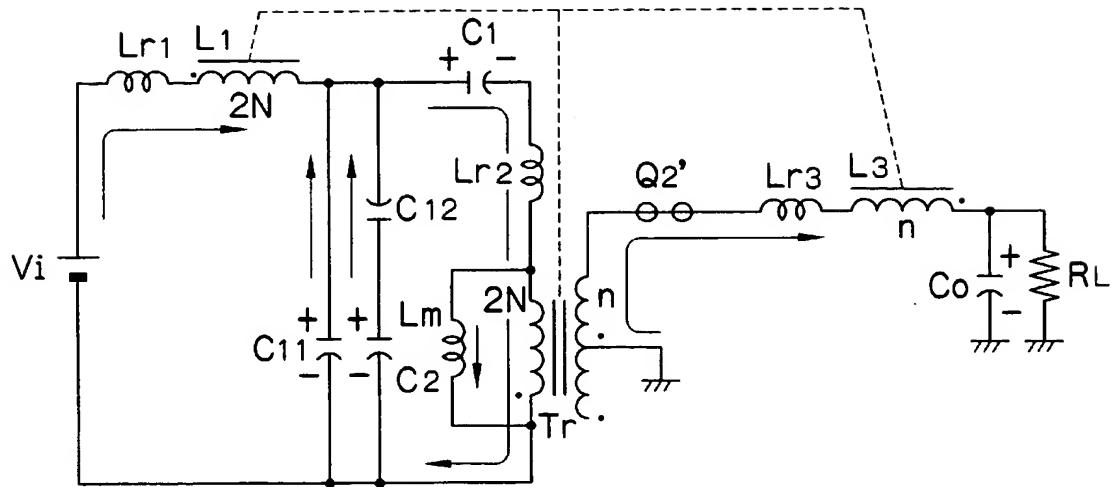
【図9】

モード6



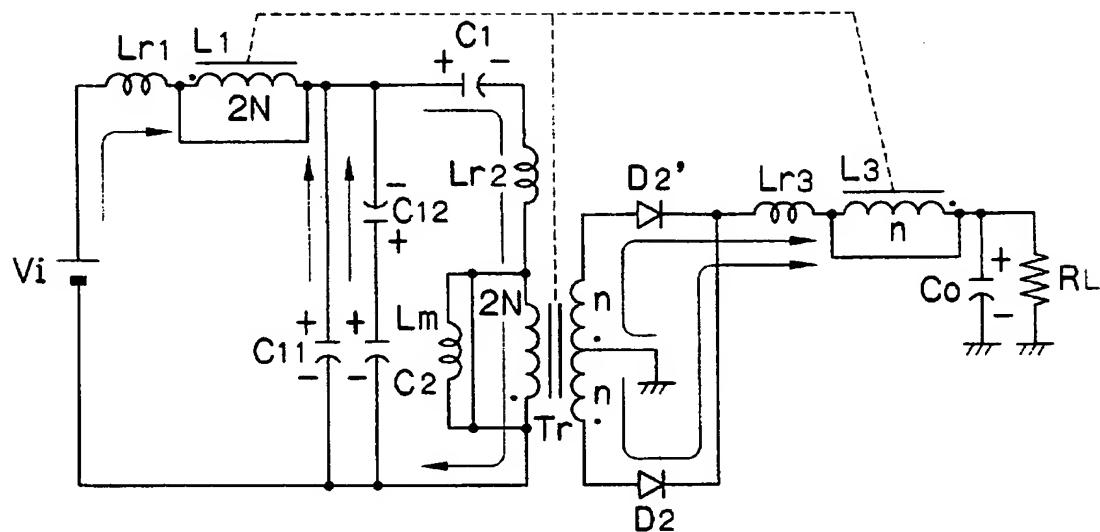
【図10】

モード7



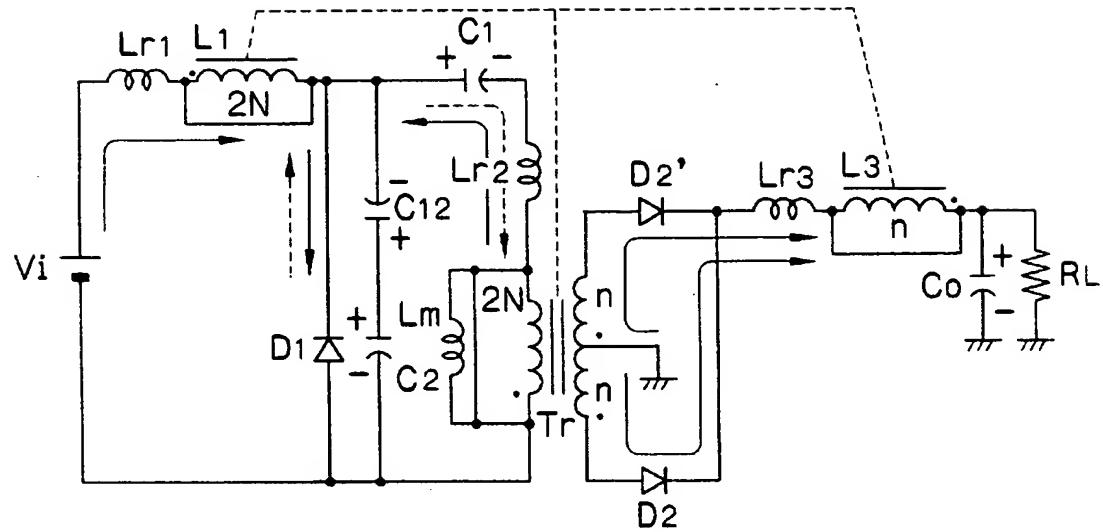
【図11】

モード8

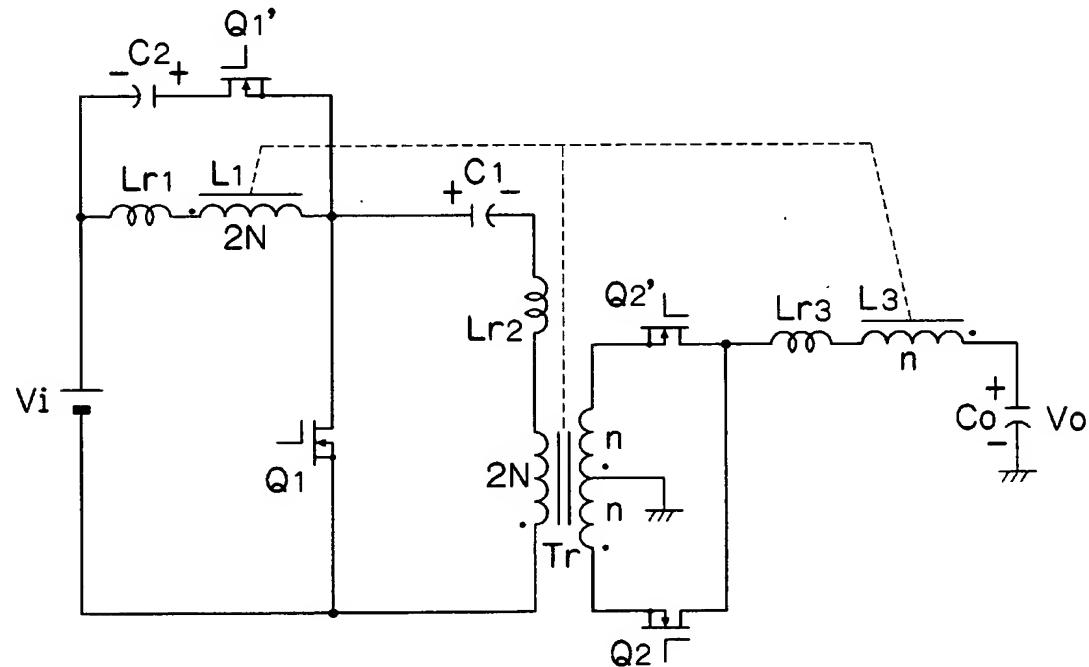


【図12】

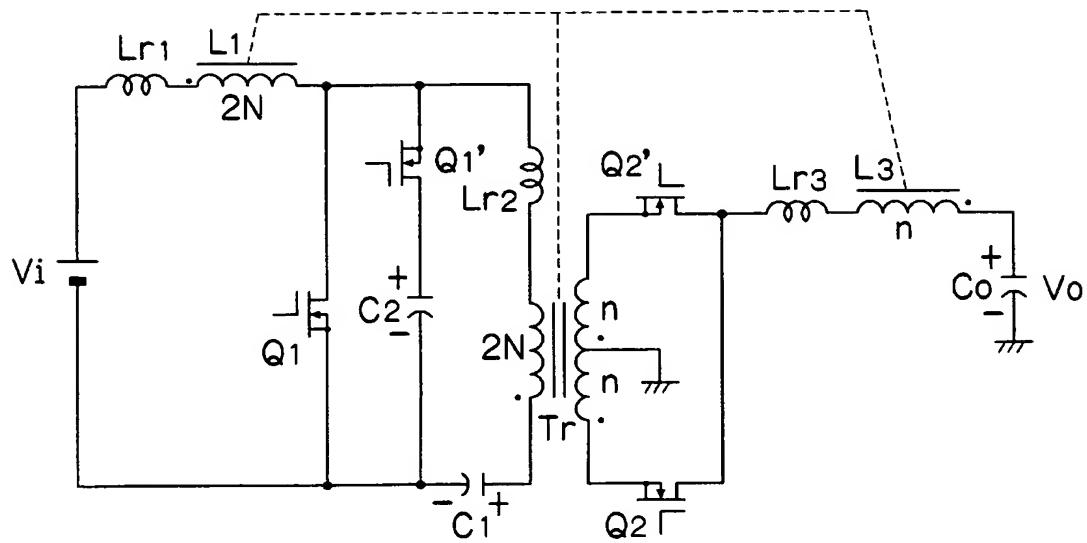
モード9



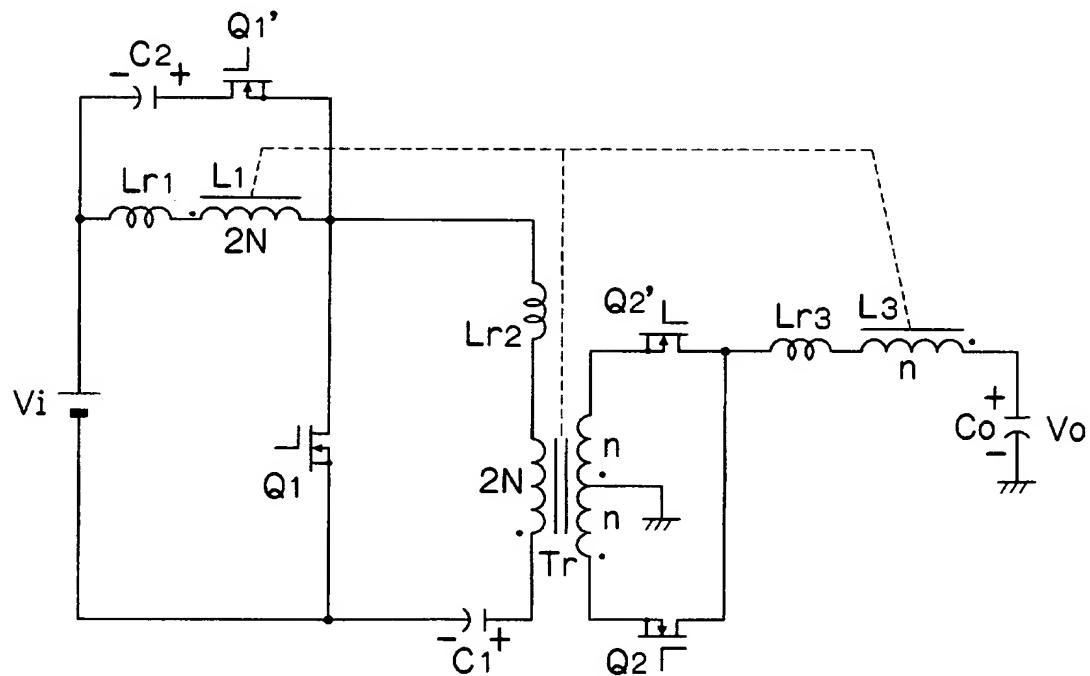
【図13】



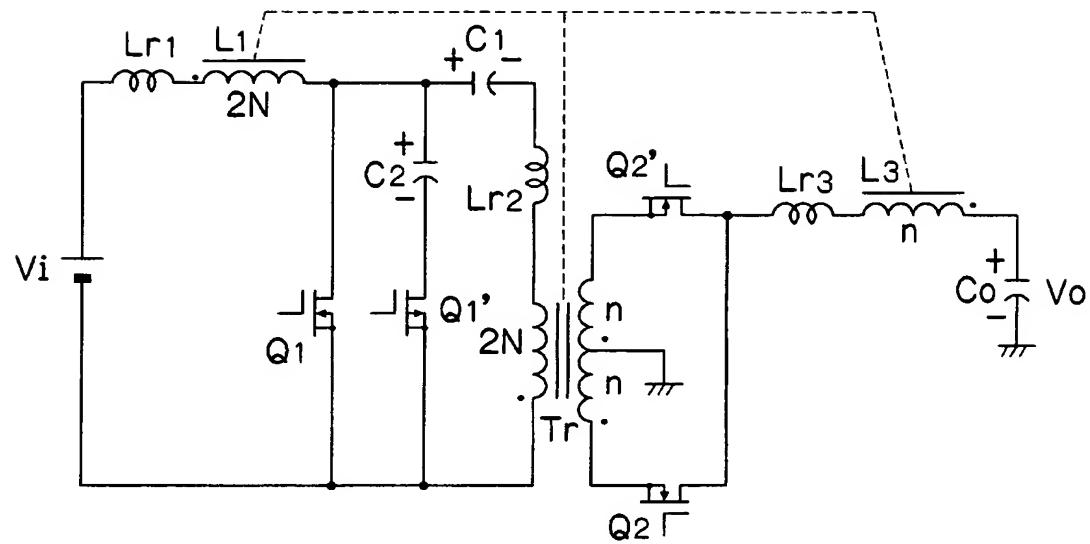
【図 1 4】



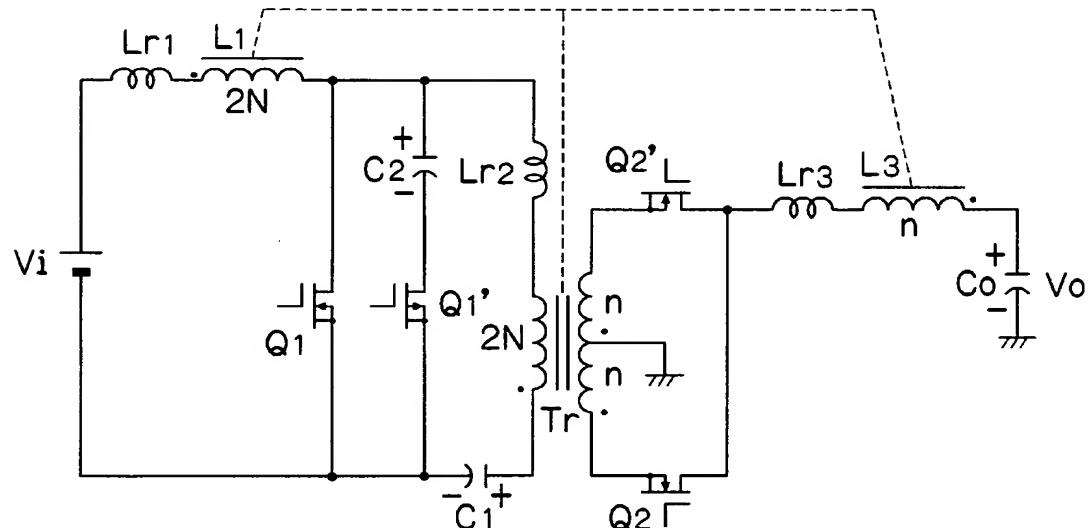
【図 1 5】



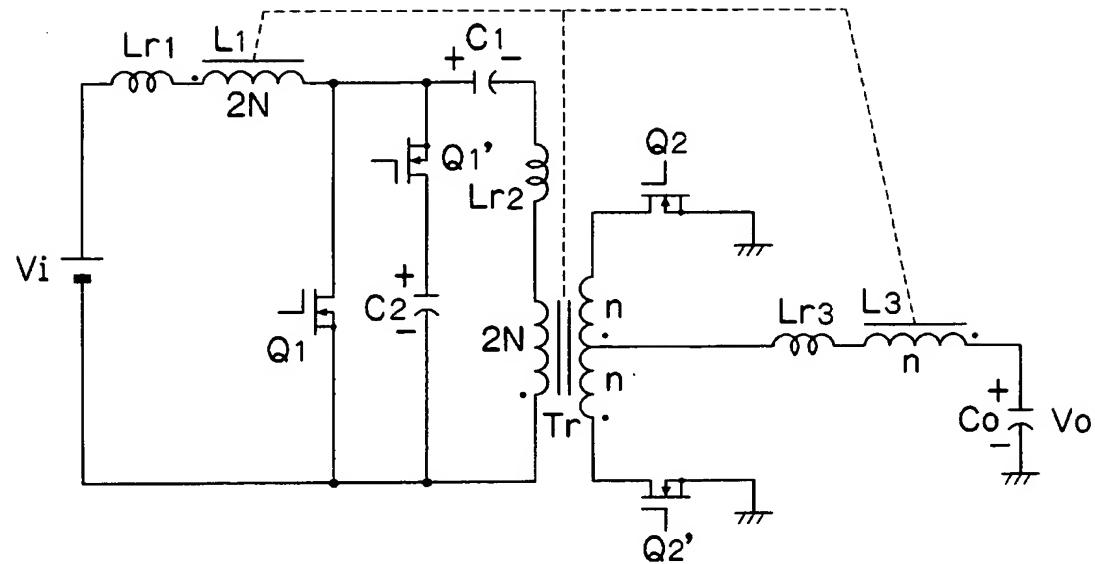
【図 1 6】



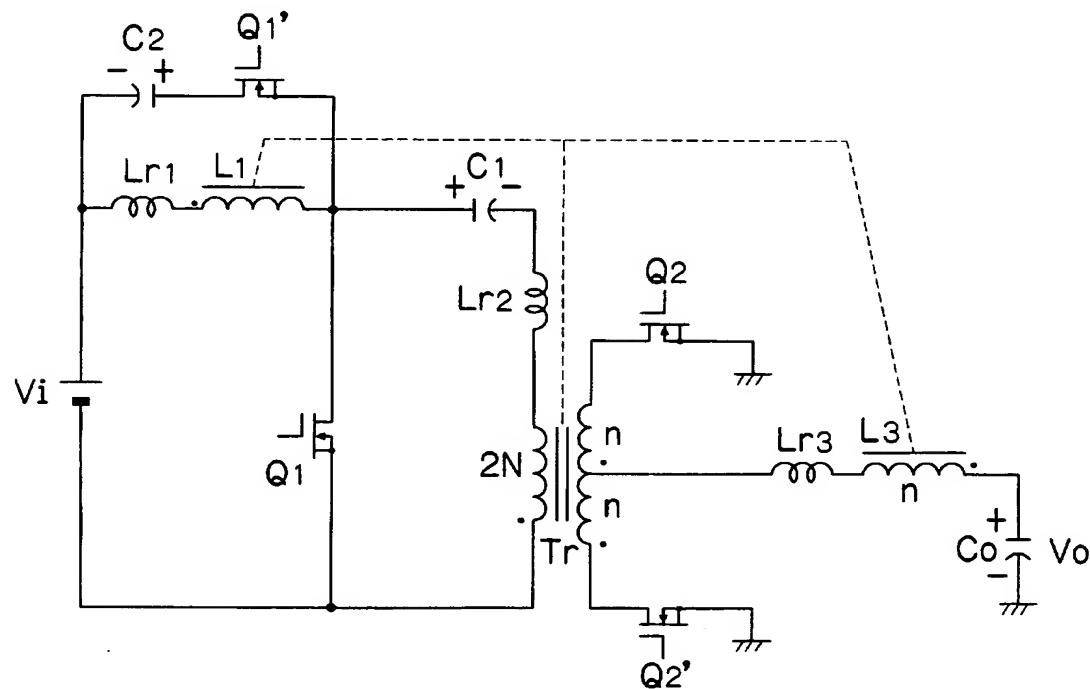
【図 1 7】



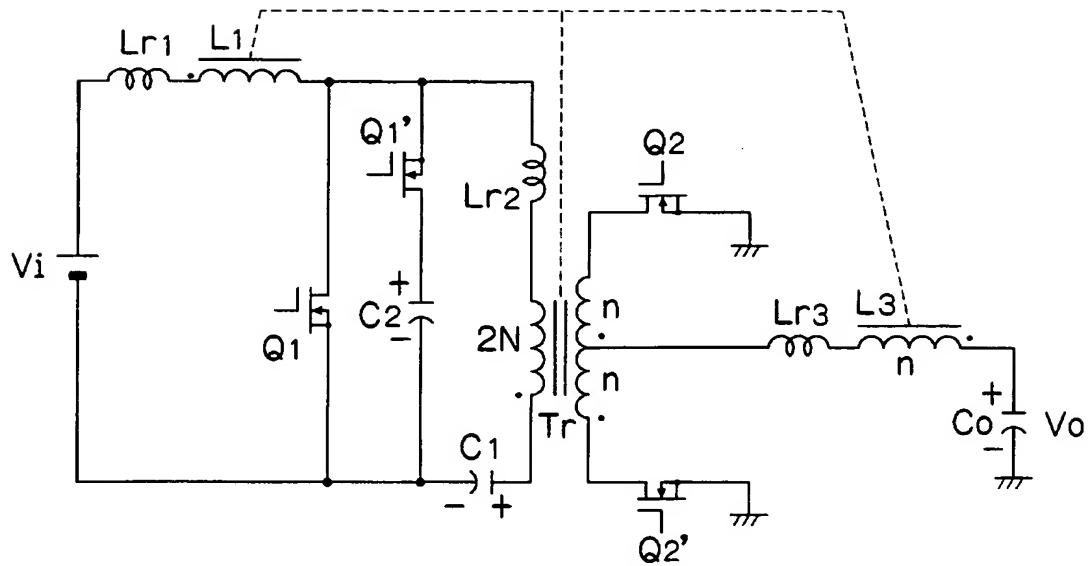
【図 1 8】



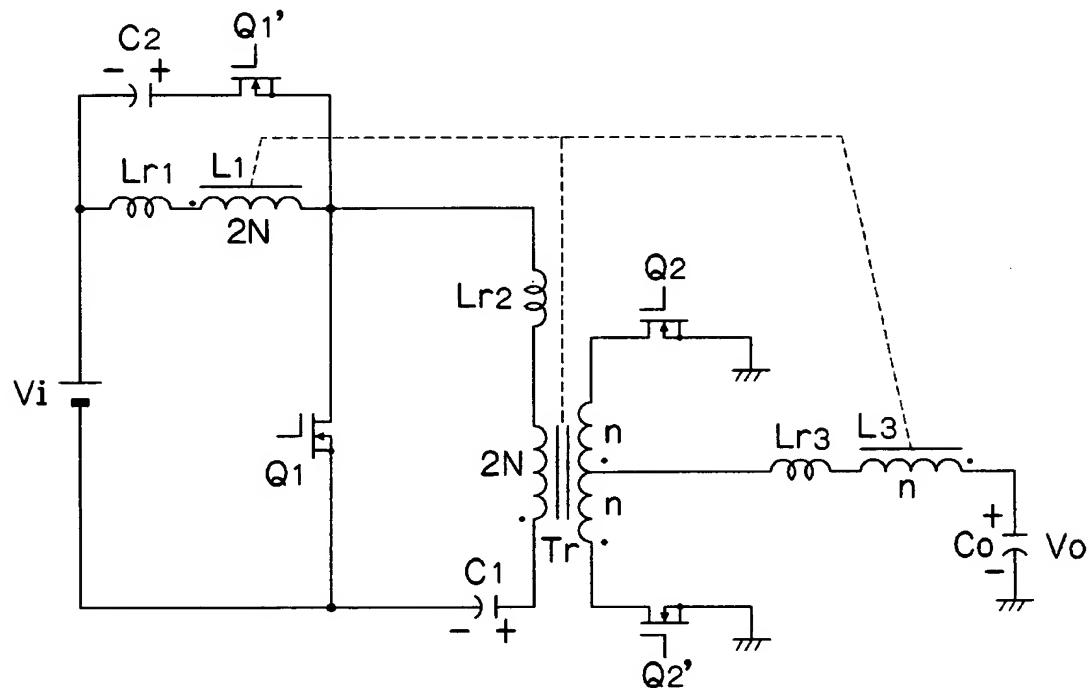
【図 1 9】



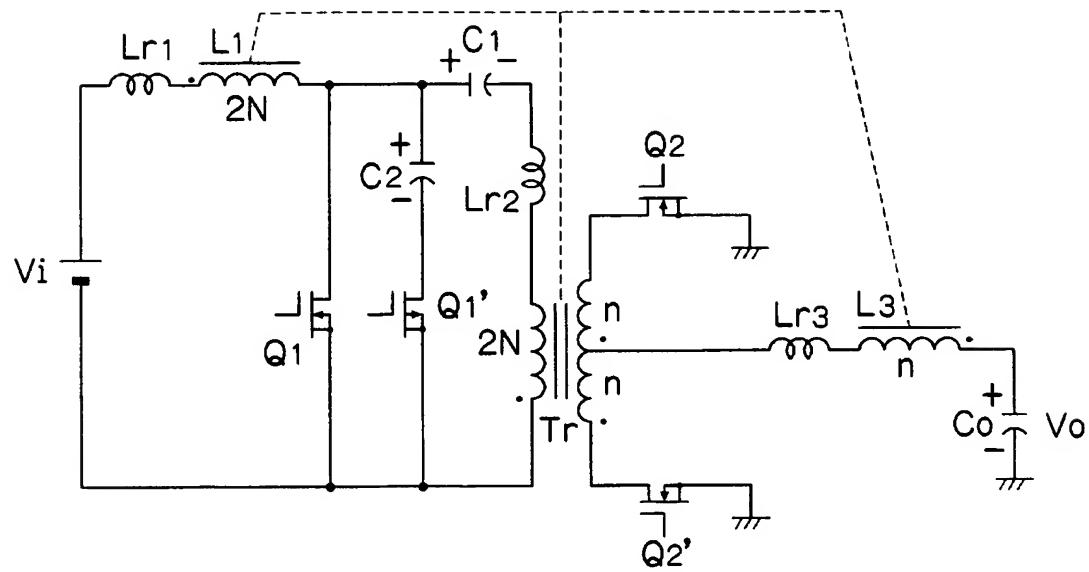
【図20】



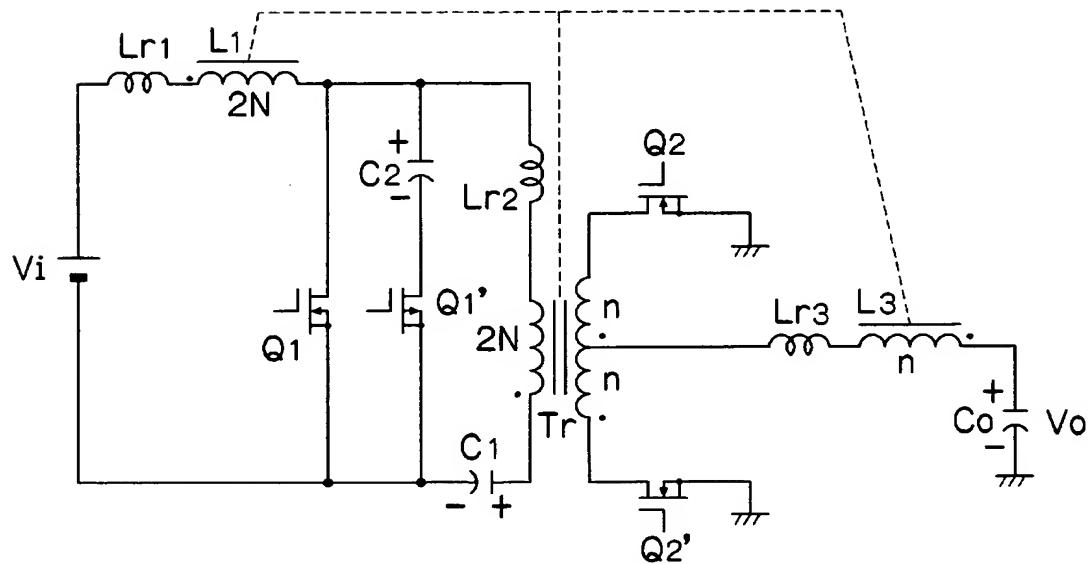
【図21】



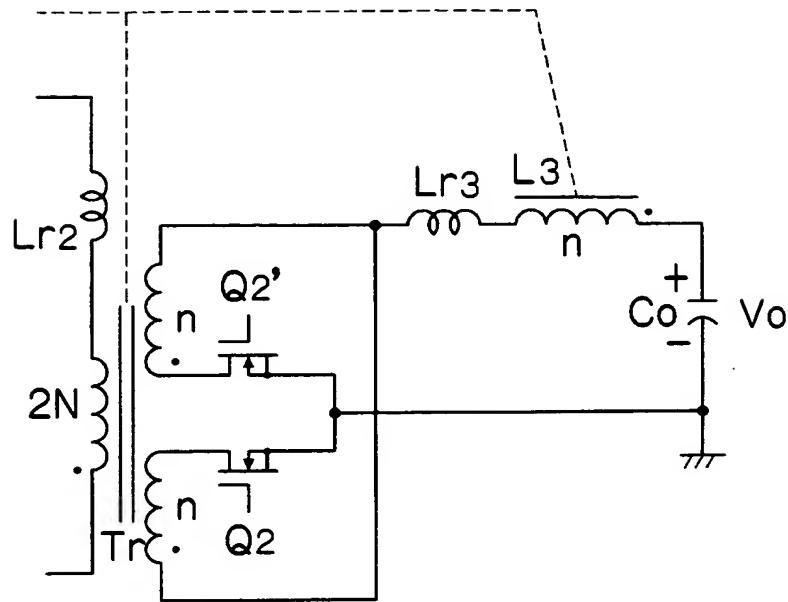
【図 2 2】



【図 2 3】

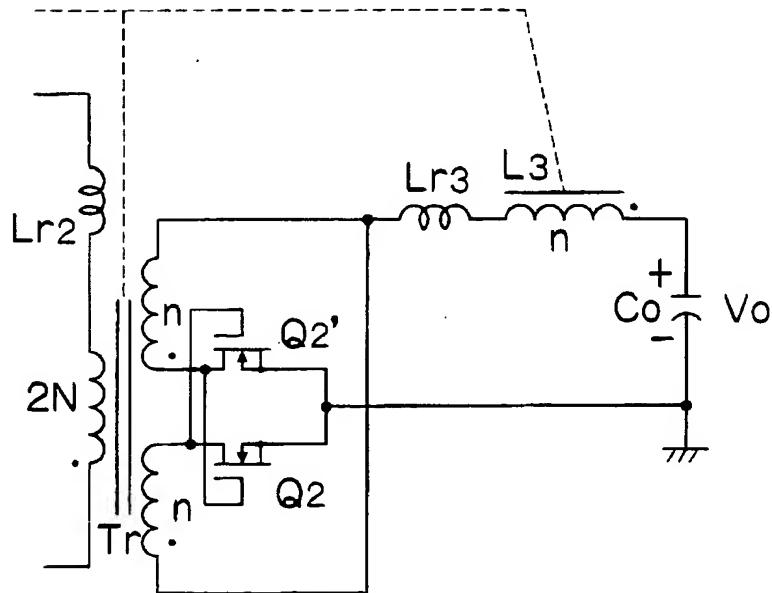


【図24】



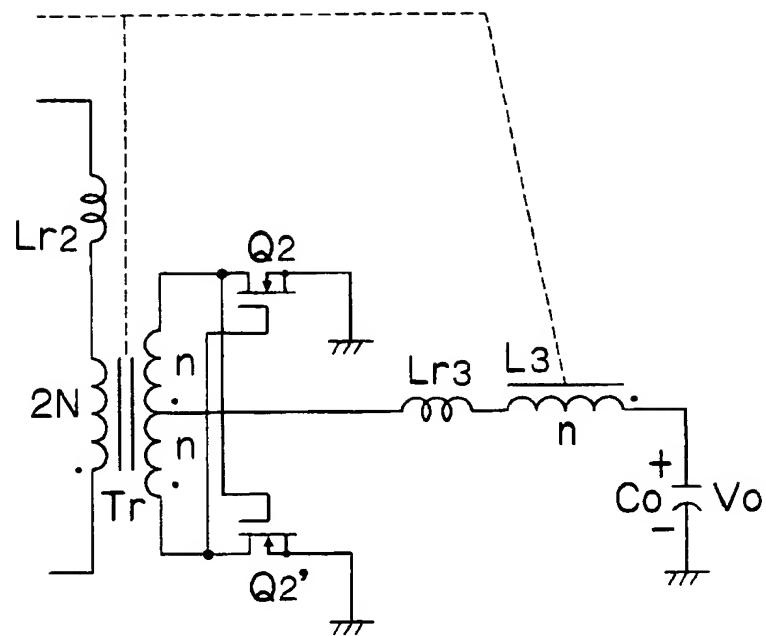
Tr 1次側回路は省略

【図25】



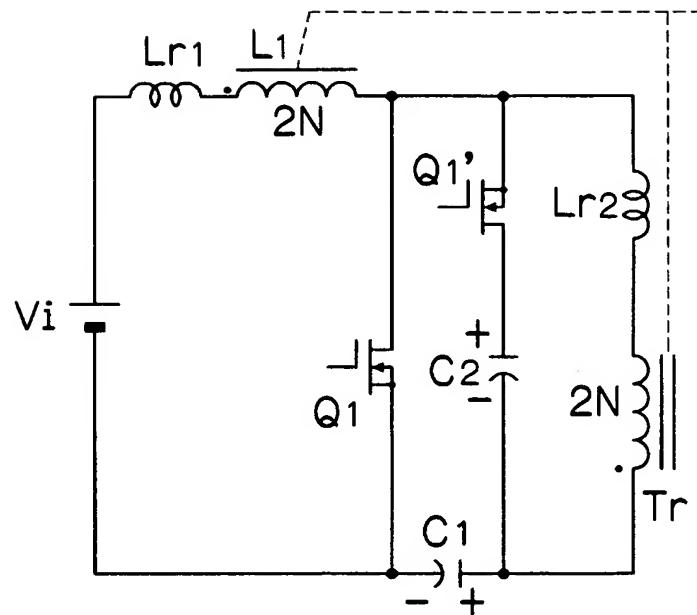
Tr 1次側回路は省略

【図26】



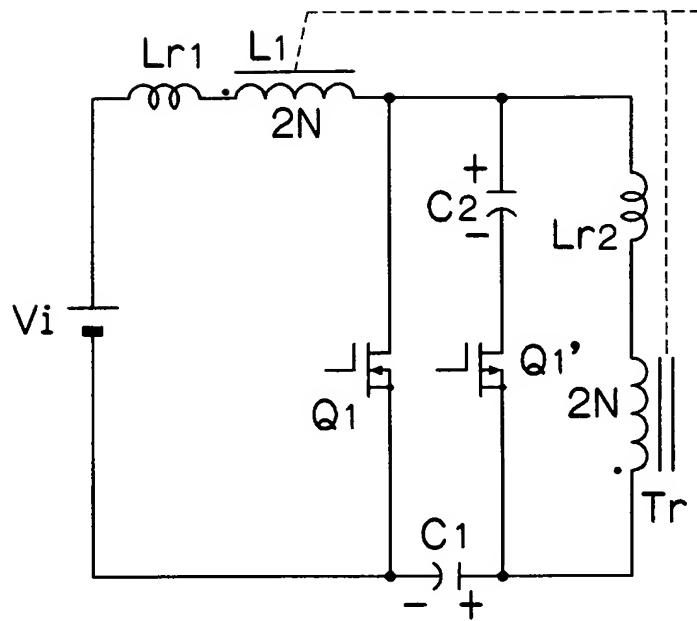
Tr 1次側回路は省略

【図27】



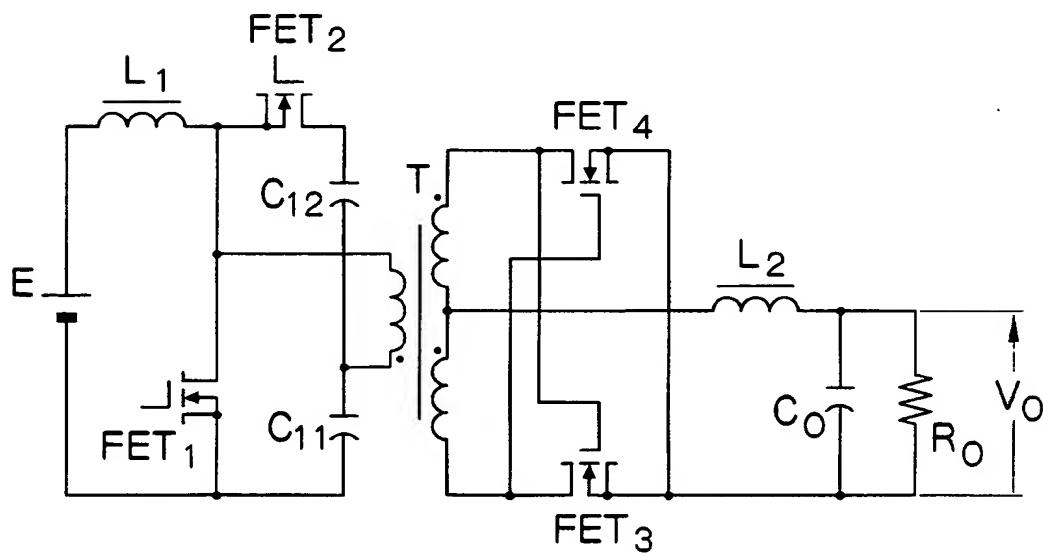
Tr 2次側回路は省略

【図28】



Tr 2次側回路は省略

【図29】



【書類名】 要約書

【要約】

【課題】 磁気部品のコア体積の低減及びコア損失の低減を図り、装置全体の効率向上を実現し得るスイッチングDC/DCコンバータを提供する。

【解決手段】 2次側がセンタータップ方式の絶縁トランスTrを用いるDC/DCコンバータにおいて、入力チョークコイルL1及び出力チョークコイルL3を該絶縁トランスTrと一体化し、共通のコア（磁心）にトランスの1次コイル（巻数2N）、2次コイル（巻数n+n）、入力チョークコイルL1（巻数2N）及び出力チョークコイルL3（巻数n）を巻回し、かつ、それぞれのコイルが作る直流磁束を打ち消すようにすることで、コアの直流偏磁量を非常に小さくする。

【選択図】 図1

特願 2003-064807

出願人履歴情報

識別番号 [000004260]

1. 変更年月日 1996年10月 8日

[変更理由] 名称変更

住 所 愛知県刈谷市昭和町1丁目1番地
氏 名 株式会社デンソー